

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-115844

(43)Date of publication of application : 02.05.1997

(51)Int.Cl.

H01L 21/22
H01L 21/8238
H01L 27/092
H05H 1/46

(21)Application number : 08-210355

(71)Applicant : MATSUSHITA ELECTRIC IND CO
LTD

(22)Date of filing : 09.08.1996

(72)Inventor : MIZUNO BUNJI
NAKAOKA HIROAKI
TAKASE MICHIO
NAKAYAMA ICHIRO

(30)Priority

Priority number : 07204256

Priority date : 10.08.1995

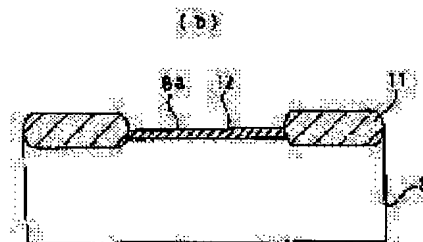
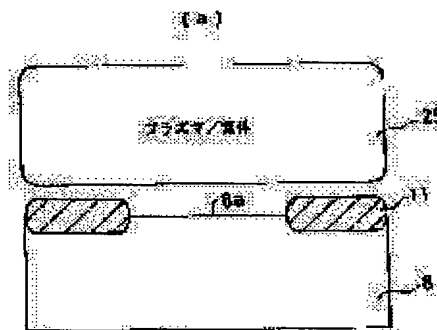
Priority country : JP

(54) INTRODUCTION OF IMPURITY

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a method of doping, which is carried out at a temperature low enough to avoid damage to resist and eliminates the need of a doping mask.

SOLUTION: At the time of introducing an impurity in the vicinity of the surface of a solid sample 8, inactive gas which contains inactive gas or reduction gas is introduced into a vacuum chamber wherein a solid sample is set, the gas is excited so as to generate plasma 25 on the surface 8a of the solid sample and an active sample plane is exposed from the surface of the solid sample by the plasma irradiation. The gas or vapor which contains the impurity is brought into contact with the active sample plane of the solid sample in the condition that the plasma irradiation is not operated, and an impurity layer 12 is provided by permitting the impurity to be adsorbed by the active sample plane 8a of the solid sample.



LEGAL STATUS

[Date of request for examination]

28.02.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-115844

(43) 公開日 平成9年(1997)5月2日

(51) Int.Cl. ⁶	識別記号	序内整理番号	F I	技術表示箇所
H 0 1 L 21/22			H 0 1 L 21/22	Y
21/8238			H 0 5 H 1/46	B
27/092			H 0 1 L 27/08	3 2 1 E
H 0 5 H 1/46				

審査請求 未請求 請求項の数 3 O L (全 7 頁)

(21) 出願番号 特願平8-210355

(22) 出願日 平成8年(1996)8月9日

(31) 優先権主張番号 特願平7-204256

(32) 優先日 平7(1995)8月10日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 水野 文二

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 中岡 弘明

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 高瀬 道彦

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 弁理士 森本 義弘

最終頁に続く

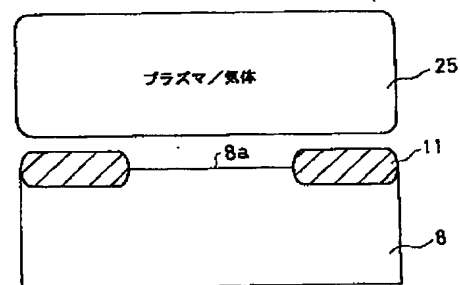
(54) 【発明の名称】 不純物の導入方法

(57) 【要約】 (修正有)

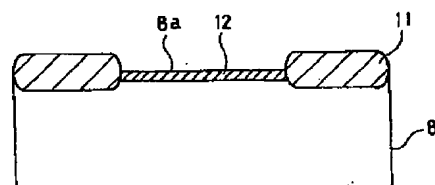
【課題】 不純物ドーピング工程を、レジストの機能を損なわない低温で実施でき、ドーピング防止膜の形成も必要でない不純物の導入方法を提供する。

【解決手段】 固体試料8の表面近傍に不純物を導入するに際し、固体試料をセットした真空槽に不活性ガスまたは還元性ガスを含有した不活性ガスを導入してガスを励起し固体試料の表面8aにプラズマ25を発生させ、このプラズマの照射によって固体試料の表面に活性な試料面を露出させる。プラズマの照射が作用しない状態で不純物を含有するガスまたは蒸気を固体試料の活性な試料面に接触させて、固体試料の活性な試料面8aに不純物を吸着させて不純物層12を得る。

(a)



(b)



【特許請求の範囲】

【請求項1】 固体試料の表面近傍に不純物を導入するに際し、
固体試料をセットした真空槽に不活性ガスまたは還元性ガスを含有した不活性ガスを導入して前記ガスを励起し前記固体試料の表面にプラズマを発生させ、
このプラズマの照射によって前記固体試料の表面に活性な試料面を露出させ、

プラズマの照射が作用しない状態で前記不純物を含有するガスまたは蒸気を固体試料の前記活性な試料面に接触させて前記不純物を導入する不純物の導入方法。

【請求項2】 固体試料の表面近傍に不純物を導入するに際し、
不純物を導入する部分を残して固体試料の試料面をレジストにより覆い、

固体試料をセットした真空槽に不活性ガスまたは還元性ガスを含有した不活性ガスを導入して前記ガスを励起し前記固体試料の表面にプラズマを発生させ、
このプラズマの照射によって前記固体試料の表面に活性な試料面を露出させ、

プラズマの照射が作用しない状態で前記不純物を含有するガスまたは蒸気を固体試料の前記活性な試料面に接触させて前記レジストで覆われずに露出した固体試料の前記活性な試料面に不純物を導入する不純物の導入方法。

【請求項3】 固体試料の表面近傍に不純物を導入して“N型MOS領域および、またはその他のデバイス”と“P型MOS領域および、またはその他のデバイス”を形成するに際し、

第1の不純物を導入する部分を残して固体試料の試料面をレジストにより覆い、

固体試料をセットした真空槽に不活性ガスまたは還元性ガスを含有した不活性ガスを導入して前記ガスを励起し前記固体試料の表面にプラズマを発生させ、このプラズマの照射によって前記固体試料の表面に活性な試料面を露出させ、プラズマの照射が作用しない状態で前記第1の不純物を含有するガスまたは蒸気を固体試料の前記活性な試料面に接触させて前記レジストで覆われずに露出した固体試料の前記活性な試料面に第1の不純物を導入し、

第2の不純物を導入する部分を残して固体試料の試料面をレジストにより覆い、

固体試料をセットした真空槽に不活性ガスまたは還元性ガスを含有した不活性ガスを導入して前記ガスを励起し前記固体試料の表面にプラズマを発生させ、このプラズマの照射によって前記固体試料の表面に活性な試料面を露出させ、プラズマの照射が作用しない状態で前記第2の不純物を含有するガスまたは蒸気を固体試料の前記活性な試料面に接触させて前記レジストで覆われずに露出した固体試料の前記活性な試料面に第2の不純物を導入する不純物の導入方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は半導体装置の製造方法に関わるものであり、特に固体表面の近傍に低温（特に室温から極低温にかけての領域）で原子または分子を固体表面に付着や堆積させることによる不純物の導入方法に関するものである。

【0002】

【従来の技術】従来、固体表面としてのシリコン基板の表面への不純物の導入については、例えば、[Digest of technical papers 1993 symposium on VLSI technology; pp97-98]に記載された技術が挙げられる。

【0003】具体的に説明すると、まず、真空槽の中に設置したシリコンウエハを高温（例えば、800℃程度）に保ち、真空槽の中に水素を含むガスを導入してシリコンウエハの表面を清浄化する。

【0004】次に、清浄化されたシリコンウエハを含む真空槽の中に所定の元素を含むガス（例えばダイボランB₂H₆）を導入し、単に前記ガスに曝してシリコンウエハの表面に所望の原子もしくは分子であるほう素を付着もしくは吸着させてドーピングを行なう。この際、主に真空槽に導入された不純物導入用のガスの分解、さらには前記不純物の真空槽における拡散を促進してシリコンウエハの面内に均一に不純物を導入させるために、ドーピングガスを導入する際の温度は概ね900℃前後である。

【0005】次に、上記のようにドーピング層が形成されたシリコンウエハに金属配線を行ったり、所定の酸化雰囲気の中で薄い酸化膜を形成し、その後、CVD装置などでゲート電極を形成し、MOSトランジスタを形成している。

【0006】

【発明が解決しようとする課題】このように従来の不純物導入方法では、固体表面としてのシリコン基板の表面が800℃～900℃の高温に曝されるため、レジスト（所謂、ノボラック型樹脂など）を用いたことによる選択的なドーピングを行うことは不可能である。というのは通常のレジストは250℃程度が耐熱限界であり、それ以上の温度ではレジストが溶けて流動しパターンそのものが形成できなくなるためである。

【0007】換言すれば、清浄工程とドーピング工程の少なくとも一方をレジストの耐熱温度以上の温度で行うことになれば、選択的なドーピングができないと云うことである。なお、清浄工程では温度が高いとレジストが使用できないからと云って単に温度を下げるだけでは、ガス（具体的には、水素ガス）とシリコン基板の表面とが反応しないため、清浄化することはできない。

【0008】より詳しくは、導入すべき不純物を含有す

るガスを真空槽に導入する際に、わざわざ 900℃と云った高温にすることなく低温で導入してドーピング使用とした場合には、不純物が導入される基板の表面を単に清浄化するだけでなく活性化する必要がある。しかしながら、従来のように清浄工程を 800℃と云った高温で行うとレジストを用いた選択的な不純物導入が行えなくなる。というのは、清浄工程が 800℃の場合には清浄工程においてレジストを使用できないため、清浄化の後にレジストパターンを形成することになってしまい、レジストパターンを形成すると清浄工程で活性化させたシリコン基板の表面が活性でなくなってしまうからである。

【0009】本発明はレジストを用いることができる低温で不純物の導入を選択的に行うために、清浄工程だけでなくドーピング工程もレジストを用いることができる低温で行うことできる不純物の導入方法を提供することを目的とする。

【0010】レジストは超LSI製造工程においては極めて一般的に用いられるものであり、これが使用できない場合にはドーピング防止膜を形成する必要性が生じる。このドーピング防止膜（例えば、シリコン窒化膜を挙げることができる）そのものもレジストパターンを用いて選択的に形成することになるため、ドーピング防止膜の選択的な形成工程の分だけ工程は複雑になりそのコスト上昇は避けられない。また、ドーピングにより形成される不純物分布は、温度が高くなると深さ方向にも不純物が拡散されるため、ドーピング工程を高温で行うと不純物の分布を急峻にすることは不可能である。

【0011】本発明はC-MOS構造の形成時などの不純物ドーピング工程を、レジストの機能を損なわない低温で実施でき、ドーピング防止膜の形成も必要でない不純物の導入方法を提供することを目的とする。

【0012】

【課題を解決するための手段】本発明の不純物の導入方法は、プラズマの照射によって固体試料の表面に活性な試料面を露出させ、プラズマの照射が作用しない状態で目的の不純物を含有するガスまたは蒸気を固体試料の前記活性な試料面に接触させて前記不純物を導入することを特徴とする。

【0013】この本発明によると、C-MOS構造の形成時などの不純物ドーピング工程を、レジストの機能を損なわない低温で実施できる。

【0014】

【発明の実施の形態】請求項1記載の不純物の導入方法は、固体試料の表面近傍に不純物を導入するに際し、固体試料をセットした真空槽に不活性ガスまたは還元性ガスを含有した不活性ガスを導入して前記ガスを励起し前記固体試料の表面にプラズマを発生させ、このプラズマの照射によって前記固体試料の表面に活性な試料面を露出させ、プラズマの照射が作用しない状態で前記不純物を含有するガスまたは蒸気を固体試料の前記活性な試料

面に接触させて前記不純物を導入することを特徴とする。

【0015】この構成によると、CMOS構造の形成時などの不純物ドーピング工程を、表面清浄化から不純物ドーピングまでレジストの機能を損なわない低温で実施できる。

【0016】さらに、不純物の熱的な拡散を完全に回避できるため、不純物の構成を完全に設計通りに保持することができ、高精度な不純物拡散層を形成することができる。

【0017】請求項2記載の不純物の導入方法は、固体試料の表面近傍に不純物を導入するに際し、不純物を導入する部分を残して固体試料の試料面をレジストにより覆い、固体試料をセットした真空槽に不活性ガスまたは還元性ガスを含有した不活性ガスを導入して前記ガスを励起し前記固体試料の表面にプラズマを発生させ、このプラズマの照射によって前記固体試料の表面に活性な試料面を露出させ、プラズマの照射が作用しない状態で前記不純物を含有するガスまたは蒸気を固体試料の前記活性な試料面に接触させて前記レジストで覆われずに露出した固体試料の前記活性な試料面に不純物を導入することを特徴とする。

【0018】請求項3記載の不純物の導入方法は、固体試料の表面近傍に不純物を導入して“N型MOS領域および、またはその他のデバイス”と“P型MOS領域および、またはその他のデバイス”を形成するに際し、第1の不純物を導入する部分を残して固体試料の試料面をレジストにより覆い、固体試料をセットした真空槽に不活性ガスまたは還元性ガスを含有した不活性ガスを導入して前記ガスを励起し前記固体試料の表面にプラズマを発生させ、このプラズマの照射によって前記固体試料の表面に活性な試料面を露出させ、プラズマの照射が作用しない状態で前記第1の不純物を含有するガスまたは蒸気を固体試料の前記活性な試料面に接触させて前記レジストで覆われずに露出した固体試料の前記活性な試料面に第1の不純物を導入し、第2の不純物を導入する部分を残して固体試料の試料面をレジストにより覆い、固体試料をセットした真空槽に不活性ガスまたは還元性ガスを含有した不活性ガスを導入して前記ガスを励起し前記固体試料の表面にプラズマを発生させ、このプラズマの照射によって前記固体試料の表面に活性な試料面を露出させ、プラズマの照射が作用しない状態で前記第2の不純物を含有するガスまたは蒸気を固体試料の前記活性な試料面に接触させて前記レジストで覆われずに露出した固体試料の前記活性な試料面に第2の不純物を導入することを特徴とする。

【0019】（実施の形態1）図1～図3は（実施の形態1）を示す。図1において、真空槽2には不純物の導入を行なう対象であるシリコン基板8は保持台4にセットされている。この保持台4には冷却手段が備えられて

10

20

30

40

50

おり、シリコン基板8を低温に保つことができる。

【0020】真空槽2にはプラズマを発生させるためにマイクロ波発生源1および高周波電源3が設置されている。真空槽2に導入されるガス導入系としては、ガスフィード10およびこの真空槽2のガスを排気するポンプ6が設置されている。

【0021】図2と図3は図1に示した装置を使用したダイオードの作製工程を示している。先ず、図2の

(a)に示すように絶縁分離膜11により素子領域が分離されたシリコン基板8の素子領域の基板表面8aに、
10 所望の不純物層を形成するに先だって、ガスフィード10から不活性ガス（例えば、ヘリウム、ネオン、アルゴンなど）または還元性のガス例えば、水素）を含有する不活性ガスを導入し、シリコン基板8の上にプラズマ25を発生させる。

【0022】なお、プラズマ25は、この場合マイクロ波発生源1から発生される2.45GHzのマイクロ波および13.56MHzの高周波電源3から発生される高周波を併用して発生させる。また、この時のガスを導入した際の真空度は約 3×10^{-4} Torr、マイクロ波発生
20 源1の出力パワーは約500W、高周波電源3の出力パワーは約300Wとした。

【0023】このようにして形成されたプラズマの照射によって、シリコン基板8の基板表面8aの自然酸化膜が除去され、清浄かつ活性なシリコン表面が露出する。清浄かつ活性なシリコン表面が露出すると、次の工程ではプラズマの照射が基板表面8aに作用しないように、前記のプラズマの照射を停止する。

【0024】次に、上記のように清浄かつ活性になった基板表面8aに対してプラズマの照射を停止した環境下
30 で、ドーピングしようとする目的の不純物を含有するガスをガスフィード10から真空槽2に導入して、不純物を含有するガスを基板表面8aに接触させる。

【0025】このガス導入によって、清浄かつ活性な基板表面8aに不純物を直接に付着させ、図2の(b)に示すように不純物層12（シリコン基板8と反対の導電型を有する）を形成する。より詳しくは、プラズマの照射を停止させることによって、次のようなメカニズムにより浅い不純物層を形成することができる。

【0026】第1に、プラズマガスでないため、不純物
40 粒子の有するエネルギーが大きくなり過ぎないため、深くドーピングされることがない。第2に、不純物粒子のプラズマ拡散を防止できるため、深くドーピングされることがない。

【0027】なお、上記のように清浄かつ活性な基板表面8aを露出させ、さらに不純物を導入する際の温度は、両方が40℃という低温であった。続いて、図3の(a)に示すように、不純物が導入されたシリコン基板8の上に、例えばCVDシリコン酸化膜などの絶縁物層14を500nm堆積する。この後、適当な熱処理を行っ
50

て不純物分布を制御してもよく、本実施の形態では100℃で10秒間の熱処理を行った。この熱処理を行うまでは高温の熱処理を行っていないため、従来の技術で挙げたものと比較すると、浅く不純物を導入することができる。

【0028】最後に、図3の(b)に示すように、絶縁物層14にフォトリソグラフィ手法とエッチング手法を用いて開口部16を形成し、次いで金属配線を形成するために金属の単層膜または多層膜を形成する。そしてこの金属膜にフォトリソグラフィ手法とエッチング手法を用いてパターンニングを施し、金属配線18を形成してダイオードの形成を終了する。

【0029】以上のように基板表面8aを不活性ガスや水素を含有するプラズマに曝すのを真空中で行っているため、基板表面に導入されるべき不純物が吸着しやすくなり、常温のような低温下であってもシリコン基板に不純物をドーピングすることが可能となる。

【0030】さらに詳しくは、基板表面8aに未結合手
（dangling bond）が露出して化学的に非常に活性となり、不純物を含有するガスを基板表面8aに接触させた際にはガスの分解が促進される。

【0031】また、ノンプラズマの環境下での常温での反応においては、不純物の移動や拡散が全く発生しなかったため、極めて浅い接合が形成できる。このことは、特に0.1μm未満の微細なデバイス形成時に要求される深さ40nm程度の接合が形成できる。

【0032】（実施の形態2）図4と図5は（実施の形態2）を示す。この実施の形態では、不純物導入時にノボラック型樹脂などのレジスト（例えば、フォトレジスト）によるパターンニングを利用した不純物の導入方法によって、CMOS半導体装置を製造する工程を示している。

【0033】基本的な製造工程は上記の（実施の形態1）で述べたものと同様であり、ここでは不純物拡散を行いたい領域を開口する形でレジストパターンを形成している。このように不純物拡散を行いたい領域以外をレジストにより覆って不純物を導入すれば、選択的なドーピングを極めて簡単に達成することができる。

【0034】図4の(a)はMOS半導体装置の製造工程の途中であり、絶縁分離膜11およびゲート電極20が形成された段階のものであり、この状態で、隣接した二つのMOSをP型MOSとN型MOSに作り分ける。先ず、N型MOSを作ろうとする領域をレジスト22aで覆い、この状態のシリコン基板8を図1に示すような真空槽2にセットして以下の工程を行う。

【0035】ガスフィード10から不活性ガスもしくは還元性のガスを含む不活性ガスを導入し、プラズマ状態とする。この際のプラズマの発生手法は、2.45GHzのマイクロ波と、13.56MHzの高周波を併用して行い、この時のガスを導入した際の真空度は約 3×10^{-4}

Torr、マイクロ波発生源1の出力パワーは約500W、高周波電源3の出力パワーは約300Wとした。

【0036】このプラズマの照射によってシリコン基板8のP型MOS領域の自然酸化膜が除去され、清浄かつ活性な表面8aが露出する。次いで、ガスフィード10から不純物として、例えばほう素を含むガスを導入する。このガス導入によって、清浄かつ活性な基板表面8aに不純物を直接に付着させることができ、後にP型MOSのゲート電極となる不純物層24aとドレイン電極となる不純物層24bが形成される。

【0037】次いでレジスト22aを除去した後、図4の(b)に示すように図4の(a)で先にほう素を導入したP型MOS領域をレジスト22bで覆う。不純物導入の手順は同様であるが、今回は例えば砒素を含むガスで砒素をドーピングし、後にN型MOSのゲート電極となる不純物層26aとドレイン電極となる不純物層26bが形成される。

【0038】そしてレジスト22bを除去した後、以下の工程を行う。ほう素および砒素の不純物が導入されたシリコン基板8の上に、例えばCVD酸化膜などの絶縁物を例えば500nm堆積する。この後、適当な熱処理を行って不純物分布を制御してもよく、本実施の形態では1000℃で10秒熱処理を行った。この絶縁物にフォトリソグラフィ手法とエッチング手法を用いて図5の(a)に示すように開口部16を形成する。

【0039】次いで、金属配線を形成するために金属の単層膜または多層膜を形成し、この金属膜にフォトリソグラフィ手法とエッチング手法を用いてパターンニングを施し、図5の(b)に示すように金属配線18を形成する。

【0040】また、絶縁膜開口部における不純物拡散層と金属層の電氣的接触を良好に保つために、接触部の不純物層には、所謂、イオン注入手法を用いて適当な不純物分布を形成しても構わない。その際には、P型MOS領域には例えばほう素をエネルギー15keVでドーズ量 $5 \times 10^{15} / \text{cm}^2$ 、N型MOSには例えば砒素をエネルギー30keVでドーズ量 $3 \times 10^{15} / \text{cm}^2$ 注入すればよい。勿論、この数値は作製する半導体装置の設計によって大幅に異なるため、ここでは詳述しないが適切な設定が必要なことはいうまでもない。

【0041】上記の各実施の形態では、プラズマ発生手段として、電子サイクロトロン共鳴(Electron Cyclotron Resonance)を用いたが、本発明はこれに限定されるものではなく、誘導結合型プラズマ(Inductive Coupled Plasma)、ヘリコン、マルチスパイラル方式、マグネトロン、2周波、トライオード、LEP(Lissajou Electron Plasma)などを用いて

もよい。

【0042】上記の実施の形態では、固体試料の表面近傍に不純物を導入してN型MOS領域とP型MOS領域を形成する場合を例に挙げて説明したが、MOSではなくてバイポーラディバイスのようなディバイスの形成する場合にも適用することができ、本発明の不純物導入方法は、固体試料の表面近傍に不純物を導入して“N型MOS領域および、またはその他のディバイス”と“P型MOS領域および、またはその他のディバイス”を形成する場合に実施して有効であると云える。

【0043】上記の各実施の形態では、清浄かつ活性な基板表面8aに接触させる目的の不純物は、ガスの状態で真空槽2に導入したが、目的の不純物の蒸発源を真空槽2に配置し、この蒸発源から蒸発させた蒸気を清浄かつ活性な基板表面8aに接触させるようにしても同様にドーピングすることができる。

【0044】

【発明の効果】以上のように本発明によると、試料表面を不活性ガス等を含有するプラズマに曝すのを真空中で行っているため、不純物のドーピングが常温で行えるので、極めて浅い、不純物のプロファイルを得ることができると共に、耐熱性のないレジストの機能を保全しながら簡単に任意の領域のみに所望の不純物層を形成でき、特に、“N型MOS領域および、またはその他のディバイス”と“P型MOS領域および、またはその他のディバイス”を高精度に作製することができる。

【図面の簡単な説明】

【図1】(実施の形態1)の不純物導入の導入に使用するドーピング装置の構成図

【図2】同実施の形態の不純物導入の工程図

【図3】同実施の形態の不純物導入の工程図

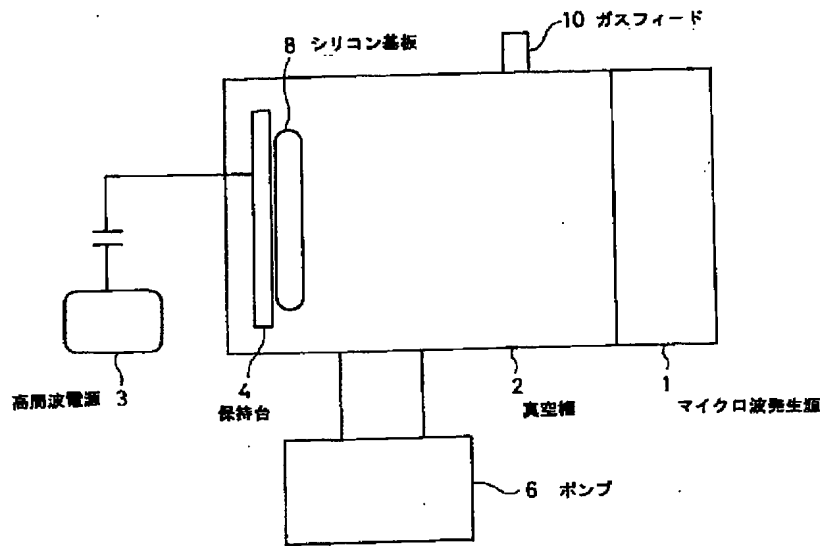
【図4】(実施の形態2)の不純物導入の工程図

【図5】(実施の形態2)の不純物導入の工程図

【符号の説明】

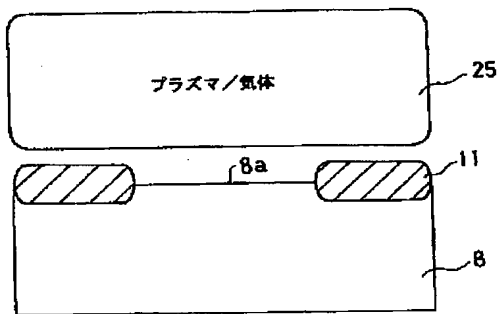
- 2 真空槽
- 4 保持台
- 6 ポンプ
- 8 シリコン基板
- 8a 基板表面
- 10 ガスフィード
- 11 絶縁分離膜
- 12 不純物層
- 14 絶縁物
- 16 開口部
- 18 金属配線
- 20 ゲート電極
- 22a, 22b レジスト

【図1】

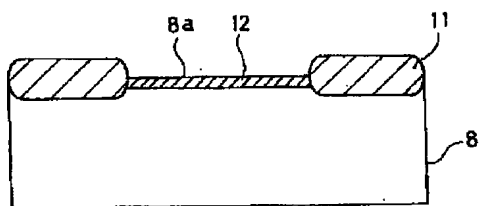


【図2】

(a)

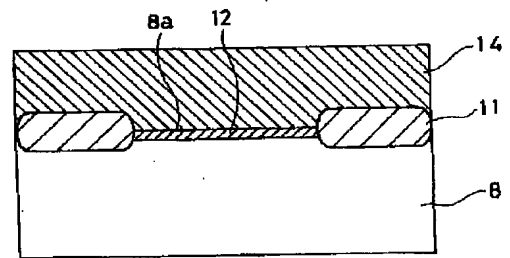


(b)

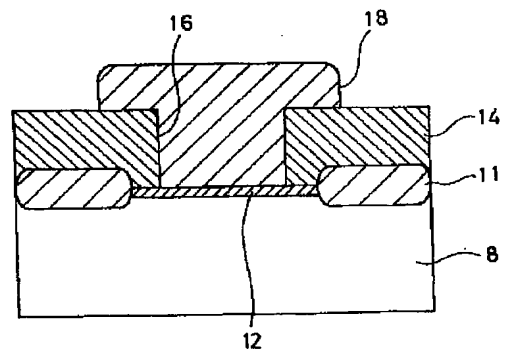


【図3】

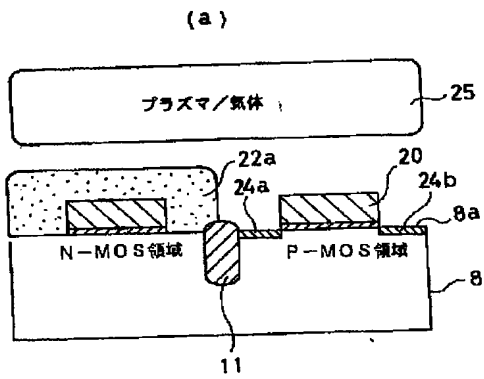
(a)



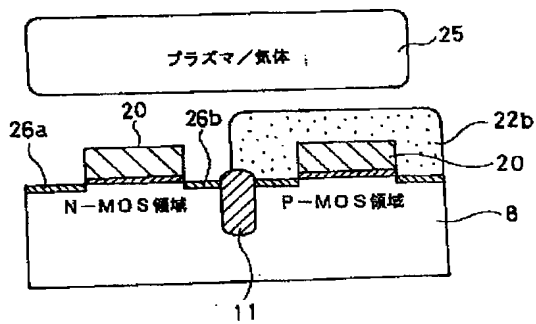
(b)



【図4】

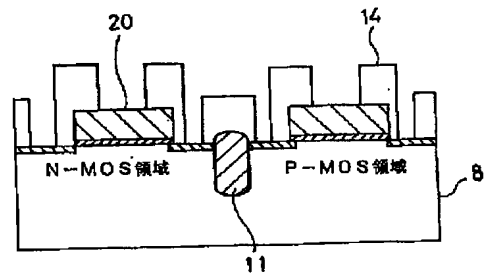


(b)

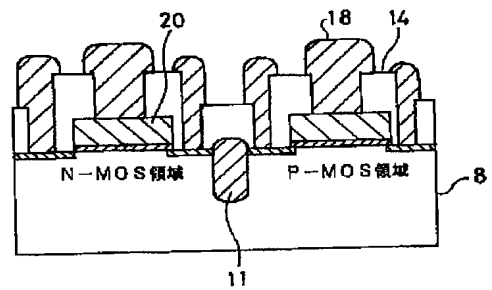


【図5】

(a)



(b)



フロントページの続き

(72)発明者 中山 一郎
大阪府門真市大字門真1006番地 松下電器
産業株式会社内